



ПРОГРАММА ПОВЫШЕНИЯ КВАЛИФИКАЦИИ **«РАЗРАБОТКА И ПРОИЗВОДСТВО ИНТЕГРАЛЬНЫХ МИКРОСХЕМ** **ПАМЯТИ»**



**ФОНД ИНФРАСТРУКТУРНЫХ
И ОБРАЗОВАТЕЛЬНЫХ
ПРОГРАММ**
Группа РОСНАНО

ЦЕЛЬ ОБРАЗОВАТЕЛЬНОЙ ПРОГРАММЫ

Цель программы повышения квалификации - освоение специалистами предприятий радиоэлектроники профессиональных компетенций в области разработки и производства интегральных микросхем памяти

Микросхемы памяти в общем объеме выпуска интегральных схем занимают более 40% и играют важнейшую роль во многих системах различного назначения. Микросхемы и системы памяти постоянно совершенствуются, как в области схемотехники, так и в сфере развития новых архитектур. При этом рынок микросхем памяти сегодня представлен только иностранными продуктами. Необходимость расширения производства собственных интегральных схем является одной из ключевых и актуальных задач программы развития радиоэлектронной промышленности

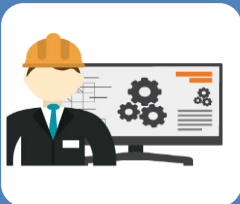
Программа включает в себя общепрофессиональный цикл в формате дистанционного обучения, четыре вариативных профессиональных модуля (ПМ) суммарным объемом **216 часов** для каждой целевой группы и итоговую аттестацию

Программа повышения квалификации разработана по инициативе:



АО «ДжиЭс-Нанотех»

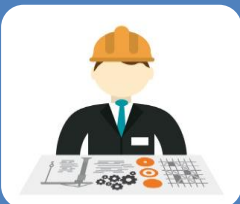
КАТЕГОРИИ СЛУШАТЕЛЕЙ



Инженеры-конструкторы 2.5D интегральных микросхем NAND памяти



Инженеры-технологи сборки и корпусирования 2.5D интегральных микросхем NAND памяти



Инженеры-схемотехники 2.5D интегральных микросхем NAND памяти



Инженеры-тестировщики 2.5D интегральных микросхем NAND памяти

СТРУКТУРА ПРОГРАММЫ ПОВЫШЕНИЯ КВАЛИФИКАЦИИ

Общепрофессиональный цикл

Междисциплинарный курс

«Запоминающие устройства на основе интегральных схем»

Организованная в рамках обучения практика позволила получить ценный опыт, необходимый в освоении производства новых изделий

Иванников Никита Андреевич, главный технолог
АО «ДжиЭс-Нанотех»

Профессиональный модуль (ПМ 1)

«Технологии проектирования печатных плат для трехмерных многокристальных модулей»

Профессиональный модуль (ПМ 2)

«Технология сборки и корпусирования интегральных микросхем 2.5D интеграции»

Профессиональный модуль (ПМ 3)

«Схемотехника цифровых интегральных схем»

Профессиональный модуль (ПМ 4)

«Технологии тестирования трехмерных многокристальных модулей»

ЭЛЕКТРОННЫЙ УЧЕБНЫЙ КУРС

Междисциплинарный курс «Запоминающие устройства на основе интегральных схем» реализован в дистанционном формате и предназначен для всех категорий слушателей. Курс дает общее представление о классификации и структурах запоминающих устройств, принципах работы и технологии производства:

Тема 1. Основные сведения о запоминающих устройствах

Тема 2. Методы повышения быстродействия запоминающих устройств

Тема 3. Основные сведения о флэш-памяти

Тема 4. Устройство и принцип работы флэш-памяти

Тема 5. Технологии 3D интеграции микросхем

В результате изучения курса слушатель узнает:

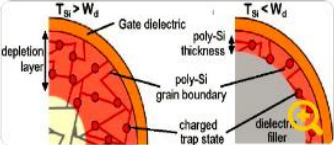
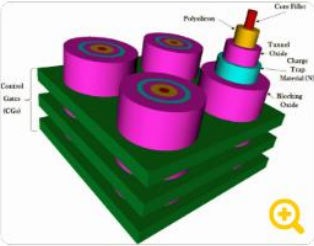
- Механизм чтения, записи и стирания матрицы ячеек архитектуры NAND памяти;
- Архитектуры микросхем 2.5D и 3D интеграции.

ДИЗАЙН И НАВИГАЦИЯ ЭЛЕКТРОННОГО УЧЕБНОГО КУРСА

ЭЛЕКТРОННЫЙ УЧЕБНЫЙ КУРС

Структура отдельной ячейки NAND Flash в варианте конструкции BiCS

Структура отдельной ячейки NAND Flash в варианте конструкции BiCS с использованием процесса захвата заряда (СТ), изображена на рисунке справа. Тело транзистора выполнено из поликремния, необходимого для достижения хорошего выхода годных, который сильно зависит от аспектного отношения перфорируемых стоек. Однако конфигурации в виде каркаса катушки присуща трудность в контроле плотности ловушек на границах зерен, что приводит к значительному разбросу характеристик подпороговый ток—напряжение ячеек.



В этом случае поликремниевое тело должно быть тоньше ширины обеднения, как показано на рисунке справа. Из-за формы транзистора его тело неофициально именуют как Macaronibody («макаронина»). По завершении СТ-процесса вплоть до создания BLS получают стандартный транзистор, где туннельный оксид и захватывающий заряд материал заменяют поликремний, с включением лишь полевого оксида. Аналогичные соображения применимы и к SLS.

РАЗДЕЛЫ ДОКУМЕНТЫ О КУРСЕ

Кнопки справочных слайдов

Структура отдельной ячейки NAND Flash в варианте конструкции BiCS

в варианте

НAND Flash

ND Flash

транзистора

еш в варианте конструкции BiCS

CS 3D NAND

ка

SL и SLS

Архитектура P-BiCS 3D NAND Flash

полукремний, с включением лишь полевого оксида. Аналогичные соображения применимы и к SLS.

РАЗДЕЛЫ ДОКУМЕНТЫ О КУРСЕ

Содержание

Выпадающее меню

Прогресс-индикатор

ПМ1 «ТЕХНОЛОГИИ ПРОЕКТИРОВАНИЯ ПЕЧАТНЫХ ПЛАТ ДЛЯ ТРЕХМЕРНЫХ МНОГОКРИСТАЛЬНЫХ МОДУЛЕЙ»

Профессиональный модуль предназначен для повышения квалификации инженеров-конструкторов 2.5D интегральных микросхем NAND памяти

Тема 1. Проектирование корпуса и печатной платы в САПР Cadence

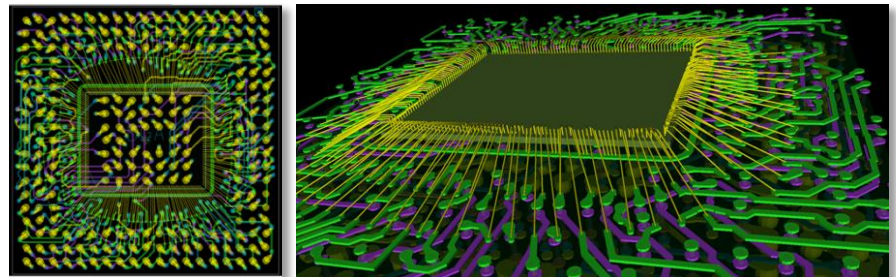
Тема 2. Программное обеспечение Cadence SiP Layout для разработки корпусов микросхем и SiP дизайна

Тема 3. Топология печатных плат

Тема 4. Пакет Sigrity 3D моделирования подложек

В результате изучения модуля слушатель научится:

- Разрабатывать 2.5D интегральные схемы NAND памяти с использованием средств автоматизированного проектирования



ПМ2 «ТЕХНОЛОГИЯ СБОРКИ И КОРПУСИРОВАНИЯ ИНТЕГРАЛЬНЫХ МИКРОСХЕМ 2.5D ИНТЕГРАЦИИ»

Профессиональный модуль предназначен для повышения квалификации инженеров-технологов 2.5D интегральных микросхем NAND памяти

Тема 1. Анализ конструктивных особенностей 3D интегральных схем

Тема 2. Технология формирования перемычек через кремний

Тема 3. Технология утонения кремниевых пластин и планаризации структуры

Тема 4. Технология флип-чип монтажа

Тема 5. Технология проволочного монтажа

Тема 6. Технология соединения кремниевых пластин/ кристаллов

Тема 7. Технология корпусирования многовыводных микромодулей

Тема 8. Оптимизация технологических процессов статистическими методами

Тема 9. Управление качеством продукции

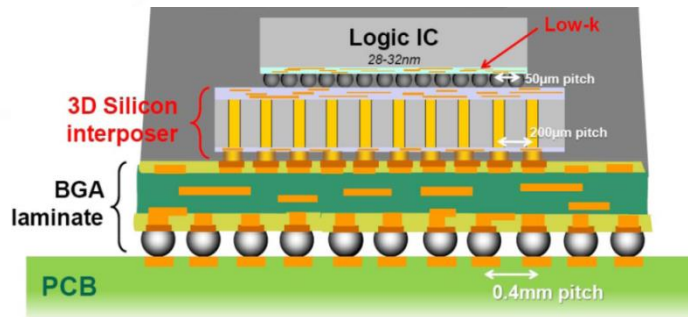
В результате изучения модуля слушатель научится:

- Разрабатывать технологический процесс сборки и корпусирования 2.5D интегральных схем NAND памяти

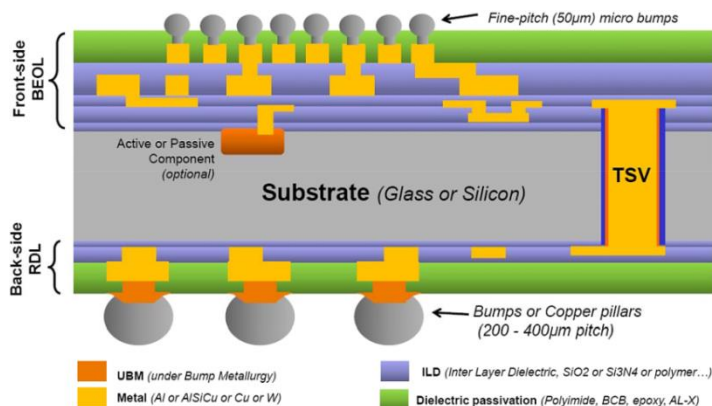
ТИПИЧНАЯ ТЕХНОЛОГИЯ 2.5D КОРПУСИРОВАНИЯ ИНТЕГРАЛЬНЫХ СХЕМ

2.5D ИНТЕГРАЦИЯ

3D кремниевый интерпозер — мостик между входами/выходами ИС и BGA-корпуса



Типичная структура 3D интерпозера



Microbumps

- Access to power / ground / IOs
- Access to logic regions
- Leverages ubiquitous image sensor micro-bump technology

Through-silicon Vias (TSV)

- Only bridge power / ground / IOs to C4 bumps
- Coarse pitch, low density aids manufacturability
- Etch process (not laser drilled)

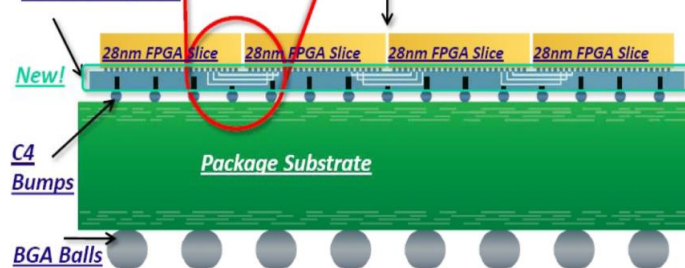
Passive Silicon Interposer (65nm Generation)

- 4 conventional metal layers connect micro bumps & TSVs
- No transistors means low risk and no TSV induced performance degradation

Side-by-Side Die Layout

- Minimal heat flux issues
- Minimal design tool flow impact

Silicon Interposer



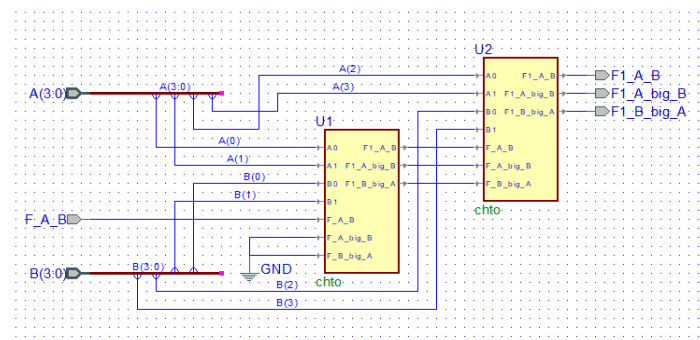
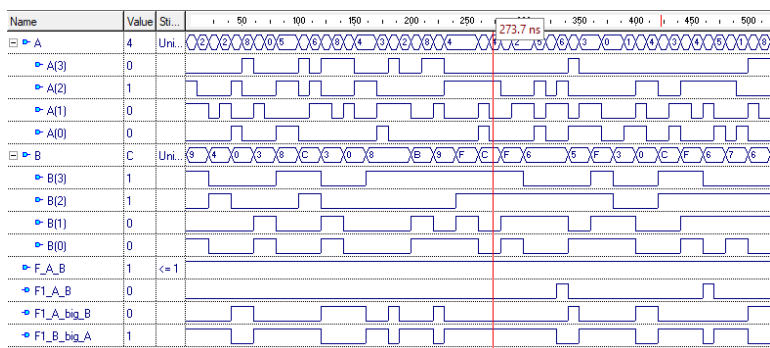
- Интерпозер содержит 4 планаризованных металлических слоя
- Толщина кремниевого интерпозера 100 мкм
- Диаметр заполненных медью сквозных отверстий 10—12 мкм
- Шаг микробампов 45 мкм
- Количество микробампов — до 1500

ПМЗ «СХЕМОТЕХНИКА ЦИФРОВЫХ ИНТЕГРАЛЬНЫХ СХЕМ»

Профессиональный модуль предназначен для повышения квалификации инженеров-конструкторов 2.5D интегральных микросхем NAND памяти

Тема 1. Проектирование цифровых функциональных узлов на вентиляльном уровне моделирования

Тема 2. Реализация и верификация моделей цифровых функциональных узлов с использованием отладочных плат

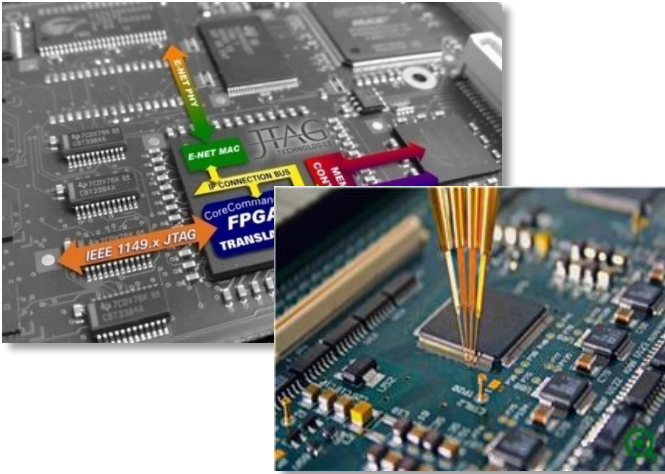


В результате изучения модуля слушатель научится:

- Разрабатывать цифровые функциональные узлы интегральных схем, с использованием средств автоматизированного проектирования

ПМ4 «ТЕХНОЛОГИИ ТЕСТИРОВАНИЯ ТРЕХМЕРНЫХ МНОГОКРИСТАЛЬНЫХ МОДУЛЕЙ»

Профессиональный модуль предназначен для повышения квалификации инженеров-тестировщиков 2.5D интегральных микросхем NAND памяти



Тема 1. Контроль микросхем в процессе изготовления 2.5D интегральных микросхем NAND памяти

Тема 2. Статистический контроль технологического процесса изготовления 2.5D интегральных микросхем NAND памяти

В результате изучения модуля слушатель научится:

- Выполнять тестирование 2.5D интегральных схем NAND памяти

ОСОБЕННОСТИ И ПРЕИМУЩЕСТВА ОБРАЗОВАТЕЛЬНОЙ ПРОГРАММЫ

- Программа, предполагает обучение специалистов проектированию и производству современных интегральных схем NAND памяти по технологии 2.5D
- Программа включает в себя учебный план, календарный учебный график, тематические планы модулей. Учебно-методические комплексы модулей включают рабочие программы учебных дисциплин, образцы оценочных средств для суммирующего оценивания профессиональных компетенций и оценки промежуточных результатов, образцы учебных материалов
- Вариативно-модульный принцип организации учебного процесса позволит обеспечить по требованию рынка труда эффективное повышение квалификации для выделенных четырех групп специалистов
- Разработанная программа является уникальным на сегодняшний день образовательным продуктом, в результате освоения которого формируется кадровый потенциал для наладки на предприятиях микроэлектроники производства современной NAND памяти для создания новой конструкции твердотельного накопителя, системы хранения данных центров обработки информации



«В целом образовательная программа учитывает актуальные требования к проектированию и производству интегральных схем, раскрывает возможности реализации современных подходов при производстве интегральных микросхем NAND памяти 2.5D интеграции»

Генеральный директор АО «ДжиЭс-Нанотех»
Е.И. Масленников

Подробнее о программе

www.cchgeu.ru

Электронный учебный курс

eios.vorstu.ru

По вопросам зачисления обращаться:

В деканат факультета дополнительного профессионального образования ВГТУ

(г.Воронеж, ул. 20-летия Октября, 84, учебный корпус №1, ауд. 1201,

тел. +7(473)271-71-50, E-mail: Fdpo-vgtu@yandex.ru)

или в деканат факультета радиотехники и электроники ВГТУ

(г.Воронеж, Московский пр-т, 179, учебный корпус №3,

тел. +7(473)243-77-30, E-mail: f-r-t-e@yandex.ru)